

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of: Takenori GOTO, et al.

Serial No.: 09/532,791 ✓

Filed: March 22, 2000 ✓



Group Art Unit: 2874 ✓

For: SEMICONDUCTOR LASER DEVICE AND METHOD OF FABRICATING THE SAME ✓

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Director of Patents and Trademarks  
Washington, D.C. 20231

Date: June 23, 2000

Sir:

The benefit of the filing dates of the following prior foreign applications is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

**JAPANESE APPLICATION NO. 11/079470, Filed March 24, 1999 ✓**

**JAPANESE APPLICATION NO. 2000-063271 Filed March 8, 2000 ✓**

In support of these claims, the requisite certified copy of said original foreign applications is filed herewith.

It is requested that the file of these applications be marked to indicate that the applicant has complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said documents. In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 01-2340.

Respectfully submitted,

ARMSTRONG, WESTERMAN, HATTORI,  
MCLELAND & NAUGHTON

William G. Kratz, Jr.  
Attorney for Applicants  
Reg. No. 22,631

Atty. Docket No. 000350  
1725 K Street, N.W., Suite 1000  
Washington, DC 20006  
Tel: (202) 659-2930  
Fax: (202) 887-0357  
WGK/l

RECEIVED  
JUN 26 2000  
RC 26601 MAIL ROOM

RECEIVED  
JUN 26 2000  
RC 26601 MAIL ROOM

日本国特許庁

PATENT OFFICE  
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年 3月24日

出願番号

Application Number:

平成11年特許願第079470号

出願人

Applicant(s):

三洋電機株式会社



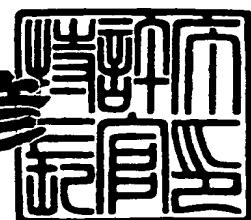
RECEIVED  
JULY 26 2000  
TO RECORD MAIL ROOM

RECEIVED

2000年 3月17日

特許庁長官  
Commissioner,  
Patent Office

近藤 隆彦



出証番号 出証特2000-3016883

【書類名】 特許願  
【整理番号】 NBA0991026  
【提出日】 平成11年 3月24日  
【あて先】 特許庁長官殿  
【国際特許分類】 H01S 3/18  
【発明者】  
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
【氏名】 後藤 壮謙  
【発明者】  
【住所又は居所】 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内  
【氏名】 林 伸彦  
【特許出願人】  
【識別番号】 000001889  
【氏名又は名称】 三洋電機株式会社  
【代理人】  
【識別番号】 100098305  
【弁理士】  
【氏名又は名称】 福島 祥人  
【電話番号】 06-6330-5625  
【手数料の表示】  
【予納台帳番号】 032920  
【納付金額】 21,000円  
【提出物件の目録】  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1  
【包括委任状番号】 9403774

特平11-079470

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体レーザ素子およびその製造方法

【特許請求の範囲】

【請求項1】 活性層を含む第1の半導体層上にストライプ状開口部を有する電流ブロック層が形成され、前記電流ブロック層上および前記ストライプ状開口部内の前記第1の半導体層上に第2の半導体層が形成され、前記ストライプ状開口部の幅が前記電流ブロック層の下端部から上端部にかけて段階的に広くなることを特徴とする半導体レーザ素子。

【請求項2】 活性層を含む第1の半導体層のストライプ状の領域上にリッジ状の第2の半導体層が形成され、前記第2の半導体層の両側における前記第1の半導体層上に電流ブロック層が形成され、前記第2の半導体層は、下端から上端へほぼ一定の第1の幅を有する下層と、前記第1の幅以上の第2の幅から上方へ漸次減少する幅を有する上層とからなることを特徴とする半導体レーザ素子。

【請求項3】 前記第1の半導体層は、第1導電型のクラッド層、前記活性層および第2導電型の第1のクラッド層を下から順に含み、前記第2の半導体層は、前記第2導電型の第2のクラッド層を含むことを特徴とする請求項1または2記載の半導体レーザ素子。

【請求項4】 前記第1の半導体層は、ホウ素、ガリウム、アルミニウムおよびインジウムのうちの少なくとも1つを含む第1の窒化物系半導体層であり、前記第2の半導体層は、ホウ素、ガリウム、アルミニウムおよびインジウムのうちの少なくとも1つを含む第2の窒化物系半導体層であり、前記電流ブロック層は、ホウ素、ガリウム、アルミニウムおよびインジウムのうちの少なくとも1つを含む第3の窒化物系半導体層であることを特徴とする請求項1～3のいずれかに記載の半導体レーザ素子。

【請求項5】 活性層を含む第1の半導体層を形成する工程と、  
前記第1の半導体層上に電流ブロック層を形成する工程と、  
前記電流ブロック層上に、第1のストライプ状開口部を有する第1のマスクパターンを形成する工程と、  
前記第1のマスクパターンの前記第1のストライプ状開口部内の前記電流ブロ

ック層を第1の深さだけエッチングすることにより、前記電流ブロック層にストライプ状凹部を形成する工程と、

前記第1のマスクパターンを除去した後、前記電流ブロック層の前記ストライプ状凹部よりも幅の広い第2のストライプ状開口部を有する第2のマスクパターンを前記ストライプ状凹部の両側の前記電流ブロック層上に形成する工程と、

前記第1の半導体層が露出する第2の深さまで前記第2のマスクパターンの前記第2のストライプ状開口部内の前記電流ブロック層をエッチングすることにより、前記電流ブロック層の下端部から上端部へかけて段階的に幅が広くなるストライプ状開口部を前記電流ブロック層に形成する工程と、

前記第2のマスクパターンを除去した後、前記電流ブロック層上および前記電流ブロック層の前記ストライプ状開口部内の前記第1の半導体層上に第2の半導体層を形成する工程とを備えたことを特徴とする半導体レーザ素子の製造方法。

【請求項6】 活性層を含む第1の半導体層を形成する工程と、

前記第1の半導体層上に電流ブロック層を形成する工程と、

前記電流ブロック層上に、第1のストライプ状開口部を有しあつ第1の材料からなる第1のマスクパターンを形成する工程と、

前記第1のマスクパターンの前記第1のストライプ状開口部よりも狭い第2のストライプ状開口部を有しあつ前記第1の材料とは異なる第2の材料からなる第2のマスクパターンを、前記電流ブロック層および前記第1のマスクパターン上に形成する工程と、

前記第2のマスクパターンの前記第2のストライプ状開口部内の前記電流ブロック層を第1の深さだけエッチングすることにより、前記電流ブロック層にストライプ状凹部を形成する工程と、

前記第2のマスクパターンを除去し、前記第1の半導体層が露出する第2の深さまで前記第1のマスクパターンの前記第1のストライプ状開口部内の前記電流ブロック層をエッチングすることにより、前記電流ブロック層の下端部から上端部へかけて段階的に幅が広くなるストライプ状開口部を前記電流ブロック層に形成する工程と、

前記第1のマスクパターンを除去した後、前記電流ブロック層上および当該電

流プロック層の前記ストライプ状開口部内の前記第1の半導体層上に第2の半導体層を形成する工程とを備えたことを特徴とする半導体レーザ素子の製造方法。

【請求項7】 活性層を含む第1の半導体層を形成する工程と、  
前記第1の半導体層上に第1の電流プロック層を形成する工程と、  
前記第1の電流プロック層上に、第1のストライプ状開口部を有する第1のマスクパターンを形成する工程と、  
前記第1のマスクパターンの前記第1のストライプ状開口部内の前記第1の電流プロック層をエッチングすることにより、前記第1の電流プロック層にストライプ状開口部を形成する工程と、  
前記第1の電流プロック層上および前記第1の電流プロック層の前記ストライプ状開口部内の前記第1の半導体層上に第2の半導体層を形成する工程と、  
前記第1の電流プロック層の前記ストライプ状開口部の上部における前記第2の半導体層上の領域に、ストライプ状の第2のマスクパターンを形成する工程と、  
前記第2のマスクパターンの領域を除いて、前記第2の半導体層をエッチングして前記第2のマスクパターンの両側において前記第1の電流プロック層を露出させることにより、前記第2の半導体層に、下端から上端へほぼ一定の第1の幅を有する下層と、前記第1の幅以上の第2の幅から上方へ漸次減少する幅を有する上層とを形成する工程と、  
前記第2のマスクパターン上の領域を除いて前記第1の電流プロック層上に第2の電流プロック層を選択的に形成する工程とを備えたことを特徴とする半導体レーザ素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、活性層に流れ込む電流の領域を狭窄する電流プロック層（電流狭窄層）を有する半導体レーザ素子およびその製造方法に関する。

【0002】

【従来の技術】

半導体レーザ素子では、動作電流の低減と発光スポット位置を限定する目的で、ストライプ状に電流を制限する構造が広く用いられている。電流をストライプ状に制限する構造の1つに、ストライプ状に設けられた開口部以外の領域の電流を遮断する電流ブロック層（電流狭窄層）を伴う構造がある。

## 【0003】

図12は従来の電流ブロック層を伴うGaN系半導体レーザ素子についての一構成例を示す模式的断面図である。

## 【0004】

図12の半導体レーザ素子101において、サファイア基板102上に、n-GaNからなるn-コンタクト層103、n-Al<sub>a</sub>Ga<sub>1-a</sub>Nからなるn-クラッド層104、多重量子井戸活性層（以下、MQW活性層と呼ぶ）105およびp-Al<sub>b</sub>Ga<sub>1-b</sub>Nからなるp-第1クラッド層106aが順に形成されている。

## 【0005】

MQW活性層105は、In<sub>x</sub>Ga<sub>1-x</sub>Nからなる複数の量子井戸層とIn<sub>y</sub>Ga<sub>1-y</sub>Nからなる複数の量子障壁層とが交互に積層されてなる多重量子井戸層を有する。ここで、x>yである。

## 【0006】

p-第1クラッド層106a上には、ストライプ状開口部108を有するn-Al<sub>c</sub>Ga<sub>1-c</sub>Nからなるn-電流ブロック層107が形成されている。n-電流ブロック層107上およびストライプ状開口部108内のp-第1クラッド層106a上には、p-Al<sub>d</sub>Ga<sub>1-d</sub>Nからなるp-第2クラッド層106bおよびp-GaNからなるp-コンタクト層109が順に形成されている。なお、ストライプ状開口部108に描かれた点線はp-第1クラッド層106aとp-第2クラッド層106bの境界を示す。ここで、0≤a<c、0≤b<cおよび0≤d<cである。

## 【0007】

p-コンタクト層109からn-コンタクト層103までの一部領域がエッチングにより除去されており、n-コンタクト層103の表面が露出している。p

—コンタクト層209上にはp電極210が形成され、n—コンタクト層203の露出した表面にはn電極211が形成されている。

## 【0008】

また、図13は従来の電流狭窄層を有するGaN系半導体レーザ素子についての他の構成例を示す模式的断面図である。

## 【0009】

図13の半導体レーザ素子201において、サファイア基板202上に、n—GaNからなるn—コンタクト層203、n—Al<sub>e</sub>Ga<sub>1-e</sub>Nからなるn—クラッド層204、MQW活性層205およびp—Al<sub>f</sub>Ga<sub>1-f</sub>Nからなるp—第1クラッド層206aが順に形成されている。

## 【0010】

MQW活性層205は、In<sub>s</sub>Ga<sub>1-s</sub>Nからなる複数の量子井戸層とIn<sub>t</sub>Ga<sub>1-t</sub>Nからなる複数の障壁層とが交互に積層されてなる多重量子井戸構造を有する。ここで、s>tである。

## 【0011】

p—第1クラッド層206a上には、p—Al<sub>f</sub>Ga<sub>1-f</sub>Nからなるリッジ状のp—第2クラッド層206bが形成されている。p—第2クラッド層206bの両側におけるp—第1クラッド層206a上には、ストライプ状開口部208を有するn—Al<sub>g</sub>Ga<sub>1-g</sub>Nからなるn—電流プロック層207が形成されている。n—電流プロック層207上およびストライプ状開口部208内のp—第2クラッド層206b上には、p—GaNからなるp—コンタクト層209が形成されている。ここで、ストライプ状開口部208に描かれた点線は、p—第1クラッド層206aとp—第2クラッド層206bの境界を示す。また、0≤e<gおよび0≤f<gである。

## 【0012】

p—コンタクト層209からn—コンタクト層203まで一部領域がエッチングにより除去されており、n—コンタクト層203の表面が露している。p—コンタクト層209上にはp電極210が形成され、n—コンタクト層203の露出した表面にはn電極211が形成されている。

## 【0013】

上記の半導体レーザ素子101, 201においては、n-電流ブロック層107, 207のA1組成比がp-クラッド層106a, 106b, 206a, 206bのA1組成比よりも大きくなっているため、n-電流ブロック層107, 207の屈折率がp-クラッド層106a, 106b, 206a, 206bの屈折率よりも小さくなっている。それにより、ストライプ状開口部108, 208下のMQW活性層105, 205の領域での実効的な屈折率がn-電流ブロック層107, 207下のMQW活性層105, 205の領域での実効的な屈折率に比べて大きくなり、光がストライプ状開口部108, 208下の領域に集中する。このようにして、実屈折率導波型構造の半導体レーザ素子が実現される。

## 【0014】

また、図12および図13に示した半導体レーザ素子101, 201において、n-電流ブロック層107, 207を活性層よりもバンドギャップが小さいInGaNで構成することにより、損失導波型構造とすることができます。

## 【0015】

## 【発明が解決しようとする課題】

図12に示した従来の半導体レーザ素子101においては、n-電流ブロック層107は、断面矩形状のストライプ状開口部108を有しており、このストライプ状開口部108の幅Wは深さに関係なくほぼ一定である。

## 【0016】

また、図13に示した従来の半導体レーザ素子201においては、n-電流ブロック層207は断面台形状のストライプ状開口部208を有しており、このストライプ状開口部208の幅は上方に行くに従い漸次減少し、上部の幅W1に比べ下部の幅W2の方が大きくなっている。

## 【0017】

図12に示す半導体レーザ素子101において、ストライプ状開口部108の幅Wを広くすると、半導体レーザ素子101の平面的形状においてストライプ状開口部108が占める面積が大きくなり、同じ動作電圧を半導体レーザ素子101に与えてもp-コンタクト層109からストライプ状開口部108を通ってM

QW活性層105に流れ込む電流が増加する。逆に光出力を同じにすれば、動作電圧を下げることができる。

#### 【0018】

しかし、ストライプ状開口部108の幅Wが広くなれば、MQW活性層105に平行な方向の発光スポット幅が広がり、半導体レーザ素子101から出射されるレーザ光のアスペクト比（出射レーザ光の垂直広がり角度／水平広がり角度）が大きくなる。

#### 【0019】

反対に、ストライプ状開口部108の幅Wを狭くすると、MQW活性層105に平行な方向の発光スポット幅が狭くなり出射レーザ光のアスペクト比は小さくなるが、p-コンタクト層109からストライプ状開口部108を通ってMQW活性層105に流れ込む電流が少なくなるため、光出力を一定に保つために、動作電圧を大きくしなければならなくなる。

#### 【0020】

また、図13に示す半導体レーザ素子201においても同様に、ストライプ状開口部208の幅W1, W2を広げると、同一光出力を得るための動作電圧は小さくできるが、出力レーザ光のアスペクト比は大きくなり、反対にストライプ状開口部208の幅W1, W2を狭くすると、出射レーザ光のアスペクト比は小さくできるが、動作電圧は大きくなってしまう。

#### 【0021】

本発明の目的は、動作電圧と出射レーザ光のアスペクト比を同時に改善することができる電流ブロック層を備えた半導体レーザ素子およびその製造方法を提供することである。

#### 【0022】

##### 【課題を解決するための手段および発明の効果】

第1の発明に係る半導体レーザ素子は、活性層を含む第1の半導体層上にストライプ状開口部を有する電流ブロック層が形成され、電流ブロック層上およびストライプ状開口部内の第1の半導体層上に第2の半導体層が形成され、ストライプ状開口部の幅が電流ブロック層の下端部から上端部にかけて段階的に広くなる

ものである。

【0023】

本発明に係る半導体レーザ素子においては、ストライプ状開口部の幅が電流ブロック層の下端部から上端部へかけて段階的に広くなるので、電流ブロック層上端部の幅広のストライプ状開口部内にある第2の半導体層の抵抗が小さくなり、半導体レーザ素子の動作電圧を低減でき、同時に電流ブロック層下端部のストライプ状開口部の幅が狭くなつたことにより活性層に水平な方向の発光スポット幅が狭くなるため、出射レーザ光のアスペクト比を小さくできる。

【0024】

第2の発明に係る半導体レーザ素子は、活性層を含む第1の半導体層のストライプ状の領域上にリッジ状の第2の半導体層が形成され、第2の半導体層の両側における第1の半導体層上に電流ブロック層が形成され、第2の半導体層は、下端から上端へほぼ一定の第1の幅を有する下層と、第1の幅以上の第2の幅から上方へ漸次減少する幅を有する上層とからなるものである。

【0025】

本発明に係る半導体レーザ素子においては、第2の半導体層が上層と下層とかなり、下層が下端から上端へほぼ一定の第1の幅を有し、上層が第1の幅以上の第2の幅から上方へ漸次減少する幅を有するので、第2の半導体層の下層の第1の幅は、第2の幅から下層の下方へ漸次増加させて下層下端に達したときに得られる幅よりも狭くなり活性層に水平な方向の発光スポット幅が狭くなるため、出射レーザ光のアスペクト比が小さくなる。その一方、上層の第2の幅は下層下端の幅、すなわちアスペクト比とは関わりなく大きくできるため、上層上端の第2の半導体層の幅が広くなつて上層の抵抗が小さくなり、半導体レーザ素子の動作電圧が低減される。

【0026】

第1の発明または第2の発明に係る半導体レーザ素子の構成において、第1の半導体層は、第1導電型のクラッド層、活性層および第2導電型の第1のクラッド層を下から順に含み、第2の半導体層は、第2導電型の第2クラッド層を含んでもよい。

## 【0027】

電流ブロック層の屈折率が第1導電型のクラッド層および第2導電型の第1および第2のクラッド層の屈折率よりも小さい場合は、電流ブロック層下端部のストライプ状開口部下の活性層の領域での実効的屈折率が電流ブロック層下の活性層の領域での実効的屈折率よりも大きくなり、光が電流ブロック層下端部のストライプ状開口部下の領域に集中する。これにより、出射レーザ光のアスペクト比が小さい実屈折率導波型構造の半導体レーザ素子が実現される。

## 【0028】

一方、電流ブロック層が活性層よりも小さなバンドギャップを有する場合は、電流ブロック層下の活性層で発生した光が電流ブロック層により吸収されるため、電流ブロック層下端部のストライプ状開口部下の領域に光が集中する。これにより、出射レーザ光のアスペクト比が小さい損失導波型構造の半導体レーザ素子が実現される。

## 【0029】

第1の発明または第2の発明に係る半導体レーザ素子の構成において、第1の半導体層は、ホウ素、ガリウム、アルミニウムおよびインジウムのうちの少なくとも1つを含む第1の窒化物系半導体層であり、第2の半導体層は、ホウ素、ガリウム、アルミニウムおよびインジウムのうちの少なくとも1つを含む第2の窒化物系半導体層であり、電流ブロック層は、ホウ素、ガリウム、アルミニウムおよびインジウムのうちの少なくとも1つを含む第3の窒化物系半導体層でもよい。

## 【0030】

この場合、第2の半導体層の導電型をP型とするときには特に、第2の半導体層の体積抵抗率を小さくしにくいので、電流ブロック層上端部のストライプ状開口部幅を広げることによる動作電圧を低下させる効果が顕著になる。

## 【0031】

第3の発明に係る半導体レーザ素子の製造方法は、活性層を含む第1の半導体層を形成する工程と、第1の半導体層上に電流ブロック層を形成する工程と、電流ブロック層上に、第1のストライプ状開口部を有する第1のマスクパターンを

形成する工程と、第1のマスクパターンの第1のストライプ状開口部内の電流ブロック層を第1の深さだけエッチングすることにより、電流ブロック層にストライプ状凹部を形成する工程と、第1のマスクパターンを除去した後、電流ブロック層のストライプ状凹部よりも幅の広い第2のストライプ状開口部を有する第2のマスクパターンを、ストライプ状凹部の両側の電流ブロック層上に形成する工程と、第1の半導体層が露出する第2の深さまで第2のマスクパターンの第2のストライプ状開口部内の電流ブロック層をエッチングすることにより、電流ブロック層の下端部から上端部へかけて段階的に幅が広くなるストライプ状開口部を電流ブロック層に形成する工程と、第2のマスクパターンを除去した後、電流ブロック層上および電流ブロック層のストライプ状開口部内の第1の半導体層上に第2の半導体層を形成する工程とを備えたものである。

#### 【0032】

本発明に係る半導体レーザ素子の製造方法によれば、活性層を含む第1の半導体層上に電流ブロック層が形成され、電流ブロック層上に第1のマスクパターンが形成される。そして、第1のマスクパターンの第1のストライプ状開口部内の電流ブロック層が第1の深さエッチングされ、この時点ではまだ第1の半導体層は露出しておらず、電流ブロック層にはストライプ状凹部が形成される。

#### 【0033】

第1のマスクパターンが除去された後、第2のマスクパターンがストライプ状凹部両側の電流ブロック層上に形成される。そして、第2のマスクパターンのストライプ状開口部内の電流ブロック層が第2の深さまでエッチングされるが、第1の半導体層が露出するのは予め電流ブロック層にストライプ状凹部が形成されていた領域だけであるため、電流ブロック層にはその下端部から上端部へかけて段階的に幅が広くなるストライプ状開口部が形成される。第2のマスクパターンが除去された後、電流ブロック層上および電流ブロック層のストライプ状開口部内に第2の半導体層が形成されるが、その形状はストライプ状開口部内においてほぼ一定の厚みを有する下層と、下層よりも幅の広い上層とを含むものとなる。

#### 【0034】

第4の発明に係る半導体レーザ素子の製造方法は、活性層を含む第1の半導体

層を形成する工程と、第1の半導体層上に電流ブロック層を形成する工程と、電流ブロック層上に、第1のストライプ状開口部を有しつつ第1の材料からなる第1のマスクパターンを形成する工程と、第1のマスクパターンの第1のストライプ状開口部よりも狭い第2のストライプ状開口部を有しつつ第1の材料とは異なる第2の材料からなる第2のマスクパターンを、電流ブロック層および第1のマスクパターン上に形成する工程と、第2のマスクパターンの第2のストライプ状開口部内の電流ブロック層を第1の深さだけエッチングすることにより、電流ブロック層にストライプ状凹部を形成する工程と、第2のマスクパターンを除去し、第1の半導体層が露出する第2の深さまで第1のマスクパターンの第1のストライプ状開口部内の電流ブロック層をエッチングすることにより、電流ブロック層の下端部から上端部へかけて段階的に幅が広くなるストライプ状開口部を電流ブロック層に形成する工程と、第1のマスクパターンを除去した後、電流ブロック層上および当該電流ブロック層のストライプ状開口部内の第1の半導体層上に第2の半導体層を形成する工程とを備えたものである。

#### 【0035】

本発明に係る半導体レーザ素子の製造方法によれば、活性層を含む第1の半導体層上に電流ブロック層が形成され、電流ブロック層上に第1のマスクパターンが形成され、第1のマスクパターン上および第1のストライプ状開口部内の電流ブロック層上に第2のマスクパターンが形成される。そして、第2のマスクパターンの第2のストライプ状開口部内の電流ブロック層が第1の深さだけエッチングされ、この時点ではまだ第1の半導体層は露出しておらず、電流ブロック層にはストライプ状凹部が形成される。

#### 【0036】

第2のマスクパターンを除去しつつ第1のマスクパターンの第1のストライプ状開口部内の電流ブロック層が第2の深さまでエッチングされるが、第1の半導体層が露出するのは予め電流ブロック層にストライプ状凹部が形成されていた領域だけであるので、電流ブロック層にはその下端部から上端部へかけて段階的に幅が広くなるストライプ状開口部が形成される。第1のマスクパターンが除去された後、電流ブロック層上および電流ブロック層のストライプ状開口部内に第2

の半導体層が形成されるがその形状はストライプ状開口部内においてほぼ一定の厚みを有する下層と、下層よりも幅が広い上層とを含むものとなる。

### 【0037】

第5の発明に係る半導体レーザ素子の製造方法は、活性層を含む第1の半導体層を形成する工程と、第1の半導体層上に第1の電流ブロック層を形成する工程と、第1の電流ブロック層上に、第1のストライプ状開口部を有する第1のマスクパターンを形成する工程と、第1のマスクパターンの第1のストライプ状開口部内の第1の電流ブロック層をエッティングすることにより、第1の電流ブロック層にストライプ状開口部を形成する工程と、第1の電流ブロック層上および第1の電流ブロック層のストライプ状開口部内の半導体層上に第2の半導体層を形成する工程と、第1の電流ブロック層のストライプ状開口部の上部における第2の半導体層上の領域に、ストライプ状の第2のマスクパターンを形成する工程と、第2のマスクパターンの領域を除いて、第1の電流ブロック層をエッティングして第2のマスクパターンの両側において第2の電流ブロック層を露出させることにより、第2の半導体層に、下端から上端へほぼ一定の第1の幅を有する下層と、第1の幅以上の第2の幅から上方へ漸次減少する幅を有する上層とを形成する工程と、第2のマスクパターン上の領域を除いて第1の電流ブロック層上に第2の電流ブロック層を選択的に形成する工程とを備えたものである。

### 【0038】

本発明に係る半導体レーザ素子の製造方法によれば、活性層を含む第1の半導体層上に第1の電流ブロック層が形成され、第1の電流ブロック層上に第1のマスクパターンが形成される。そして、第1のマスクパターンの第1のストライプ状開口部内の第1の電流ブロック層がエッティングされ、第1の電流ブロック層のストライプ状開口部が形成される。第1のマスクパターンが除去された後、第1の電流ブロック層上および第1の電流ブロック層のストライプ状開口部内の第1の半導体層上に第2の半導体層が形成される。第2の半導体層上にストライプ状の第2のマスクパターンを形成し、第2のマスクパターンの領域を除いて第2の半導体層をエッティングして第2のマスクパターンの両側に第1の電流ブロック層を露出させる。この場合、第2のマスクパターンは、第1の電流ブロック層のス

トライプ状開口部の上部における第2の半導体層上の領域に形成されているので、第2のマスクパターンの下に残る第2の半導体層は第1の電流プロック層のストライプ状開口部と重なる。このとき形成される第2の半導体層はほぼ一定の第1の幅を有する下層と、第1の幅以上の第2の幅から上方へ漸次減少する幅を有する上層とからなる。第2のマスクパターン上の領域を除いて第1の電流プロック層上に第2の電流プロック層が選択的に形成される。

## 【0039】

## 【発明の実施の形態】

図1は本発明の第1の実施例におけるGaN系半導体レーザ素子の構造を示す模式的断面図である。また、図2は図1の半導体レーザ素子の模式的斜視図である。ここでは、図1の半導体レーザ素子の構造を有するものであって、実屈折率導波型構造を有するものについて説明する。

## 【0040】

図1の半導体レーザ素子1において、サファイア基板2上に、厚さ4.5μmのn-GaNからなるn-コンタクト層3、厚さ1.0μmのn-Al<sub>a</sub>Ga<sub>1-a</sub>Nからなるn-クラッド層4、MQW活性層5および厚さ0.1μmのp-Al<sub>b</sub>Ga<sub>1-b</sub>Nからなるp-第1クラッド層6aが順に形成されている。

## 【0041】

MQW活性層5は、厚さ80ÅのIn<sub>x</sub>Ga<sub>1-x</sub>Nからなる3つの量子井戸層と厚さ160ÅのIn<sub>y</sub>Ga<sub>1-y</sub>Nからなる4つの量子障壁層とが交互に積層されてなる多重量子井戸構造を有する。ここで、x>yであり、本実施例では、x=0.13、y=0.05である。

## 【0042】

p-第1クラッド層6a上には、ストライプ状開口部8を有するn-Al<sub>c</sub>Ga<sub>1-c</sub>Nからなるn-電流プロック層7が形成されている。n-電流プロック層7のストライプ状開口部8は内側の両側面に段差を有している。すなわち、n-電流プロック層7のストライプ状開口部8の下部の幅よりも上部の幅が段階的に広くなっている、n-電流プロック層7の下層7aが上層7bよりも内側に突出している。

## 【0043】

n-電流ブロック層7の全体の厚さt<sub>1</sub>は0.8μmである。n-電流ブロック層7の下層7aは、電流をブロックするのに十分な厚みt<sub>2</sub>を有しており、本実施例では0.5μm以上である。n-電流ブロック層7上およびストライプ状開口部8内のp-第1クラッド層6a上には、p-Al<sub>d</sub>Ga<sub>1-d</sub>Nからなる厚さ0.9μmのp-第2クラッド層6bおよび厚さ0.05μmのp-GaNからなるp-コンタクト層9が順に形成されている。ここで、p-第1クラッド層6aとp-第2クラッド層6bは同一の材質で構成されており、また、0≤a<c、0≤b<cおよび0≤d<cであり、a=0.07、b=0.07、c=0.12およびd=0.07である。

## 【0044】

なお、各層のn型ドーパントとしてはSiが用いられ、p型ドーパントとしてはMgが用いられる。

## 【0045】

p-コンタクト層9からn-コンタクト層3の一部領域がエッチングにより除去され、n-コンタクト層3の表面が露出している。p-コンタクト層9上にp電極10が形成され、n-コンタクト層3の露出した表面にn電極11が形成されている。

## 【0046】

本実施例の半導体レーザ素子1においては、n-電流ブロック層7のAl組成比がp-第1クラッド層6aおよびp-第2クラッド層6bのAl組成比よりも大きくなっているため、n-電流ブロック層7の屈折率がp-第1クラッド層6aおよびp-第2クラッド層6bの屈折率よりも小さくなっている。それにより、ストライプ状開口部8下のMQW活性層5の領域での実効的な屈折率がn-電流ブロック層7下のMQW活性層5の領域の実効的な屈折率よりも大きくなり、光がn-電流ブロック層7の下層7a間のストライプ状開口部8下の領域に集中する。このようにして、動作電圧が小さくかつスポット幅の狭い実屈折率導波型構造の半導体レーザ素子1は実現される。

## 【0047】

図3および図4は図1のGaN系半導体レーザ素子1の製造方法の第1の例を示す模式的工程断面図である。

#### 【0048】

まず、図3(a)に示すように、サファイア基板2上に、MOCVD法(有機金属化学的気相成長法)等により、n-コンタクト層3、n-クラッド層4、MQW活性層5、p-第1クラッド層6aおよびn-電流プロック層7を連続的に成長させる。ここで、n-電流プロック層7の厚さはt1とする。そして、n-電流プロック層7上に、第1のストライプ状開口部13を有するSiO<sub>2</sub>膜(酸化シリコン)などからなる第1のマスクパターン12を形成する。

#### 【0049】

次に、図3(b)に示すように、RIE法(反応性イオンエッティング法)、RIBE(反応性イオンビームエッティング法)等のドライエッティングにより第1のマスクパターン12の第1のストライプ状開口部13内のn-電流プロック層7を第1の深さt3だけ掘り下げる。これにより、n-電流プロック層7にストライプ状凹部14が形成される。その後、第1のマスクパターン12を除去する。

#### 【0050】

次に、図3(c)に示すように、ストライプ状凹部14の両側におけるn-電流プロック層7上の領域に第2のマスクパターン15を形成する。この場合、第2のマスクパターン15は、ストライプ状凹部14よりも広い第2のストライプ状開口部16を有しており、ストライプ状凹部14の縁部から所定距離だけ離して形成されている。

#### 【0051】

次いで、図3(d)に示すように、再度ドライエッティングにより、第2のマスクパターン15の第2のストライプ状開口部16内のn-電流プロック層7を第2の深さt4だけ除去する。それにより、図3(c)に示したストライプ状凹部14の底部がp-第1クラッド層6aに達してp-第1クラッド層6aが露出し、n-電流プロック層7にストライプ状開口部8が形成される。このとき除去する第2の深さt4はn-電流プロック層7の深さよりも浅いため、ストライプ状開口部8には段差が形成され、n-電流プロック層7の下層7aが上層7bより

も内側に突出する。この下層7aの厚さ( $t_2 = t_1 - t_4$ )はエッティングによって除去する第2の深さ $t_4$ によって決まり、電流をブロックするのに十分な厚さを有している。その後、第2のマスクパターン15を除去する。

#### 【0052】

次に、図4(e)に示すように、ストライプ状開口部8内のp-第1クラッド層6a上およびn-電流ブロック層7上に、p-第2クラッド層6bおよびp-コンタクト層9を順に形成する。

#### 【0053】

さらに、図4(f)に示すように、p-コンタクト層9上の所定領域に第3のマスクパターン18を形成する。

#### 【0054】

そして、図4(g)に示すように、ドライエッティングにより、第3のマスクパターン18の領域を除いてp-コンタクト層9からn-コンタクト層3までを除去し、n-コンタクト層3の表面を露出させる。その後、第3のマスクパターン18を除去する。

#### 【0055】

最後に、図4(h)に示すように、p-コンタクト層9上にp電極10を形成し、n-コンタクト層3の露出した表面にn電極11を形成する。

#### 【0056】

図5および図6は図1のGaN系半導体レーザ素子の製造方法の第2の例を示す模式的工程断面図である。

#### 【0057】

まず、図5(a)に示すように、サファイア基板2上に、MOCVD法等により、n-コンタクト層3、n-クラッド層4、MQW活性層5、p-第1クラッド層6aおよびn-電流ブロック層7を連続的に成長させる。そして、n-電流ブロック層7上に、 $\text{SiO}_2$ (酸化シリコン)からなる第1のストライプ状開口部22aを有する第1のマスクパターン20を形成する。さらに、第1のマスクパターン20の第1のストライプ状開口部22a内にあるn-電流ブロック層7の領域上に第2のストライプ状開口部22bを有するNi(ニッケル)からなる

第2のマスクパターン21を形成する。第2のマスクパターン21は、第1のマスクパターン20を覆うように、第2のストライプ状開口部22bが第1のストライプ状開口部22aの縁部から所定の距離だけ内側に位置するように形成される。ここで、電流ブロック層7の膜厚をt1とする。

## 【0058】

次に、図5(b)に示すように、 $\text{CCl}_4$  (四塩化炭素) を用いたドライエッチングにより、 $\text{Ni}$ からなる第2のマスクパターン21の第2のストライプ状開口部22b内におけるn-電流ブロック層7を第1の深さt3だけ掘り下げる。この第1の深さt3がn-電流ブロック層7の厚みt1よりも小さいことにより、n-電流ブロック層7にストライプ状凹部23が形成される。

## 【0059】

さらに、図5(c)に示すように、 $\text{SiO}_2$  からなる第1のマスクパターン20の第1のストライプ状開口部22aにおいて、 $\text{Cl}_2$  (塩素) を用いたドライエッチングにより、n-電流ブロック層7を第2の深さt4だけ掘り下げ、p-第1クラッド層6aを露出させる。それにより、n-電流ブロック層7にストライプ状開口部8が形成される。この場合、 $\text{Ni}$ からなる第2のマスクパターン21およびその下部の電流ブロック層7はエッチングされるが、 $\text{SiO}_2$  からなる第1のマスクパターン20はエッチングされない。それにより、n-電流ブロック層7の上層7b間の間隔が第1のマスクパターン20の第1のストライプ状開口部22aの幅と等しくなり、n-電流ブロック層7の厚さt1よりも第2の深さt4が小さいので、n-電流ブロック層7の厚さt2の下層7a間の間隔が狭くなる。それにより、下端部から上端部にかけて段階的に幅が広くなるストライプ状開口部8が形成される。その後、第1のマスクパターン20を除去する。

## 【0060】

次に、図5(d)に示すように、n-電流ブロック層7上およびストライプ状開口部8内のp-第1クラッド層6a上に、p-第2クラッド層6bおよびp-コンタクト層9を順に成長させる。

## 【0061】

さらに、図6(e)に示すように、p-コンタクト層9上の所定領域に第3の

マスクパターン26を形成する。

【0062】

そして、図6(f)に示すように、ドライエッチングにより第3のマスクパターン26の領域を除いてp-コンタクト層9からn-コンタクト層3までを除去し、n-コンタクト層3の表面を露出させる。その後、第3のマスクパターン26を除去する。

【0063】

最後に、図6(g)に示すように、p-コンタクト層9上にp電極10を形成し、n-コンタクト層3の露出した表面にn電極11を形成する。

【0064】

本実施例のGaN系半導体レーザ素子1においては、電流ブロック層7のストライプ状開口部8の幅がその下端部から上端部へかけて、例えば図7(a)に示すように、W2からW1へと段階的に広くなっている。

【0065】

そのため、図7(a)の本実施例の半導体レーザ素子1と図7(b)の従来の半導体レーザ素子101Aとを比べると、半導体レーザ素子1のストライプ状開口部8の上端部の幅W1と半導体レーザ素子101Aのストライプ状開口部108の幅W1とが同等なので、半導体レーザ素子1の動作電圧と半導体レーザ素子101Aの動作電圧がほぼ同じになる。一方、半導体レーザ素子1のストライプ状開口部8の下端部の幅W2が半導体レーザ素子101Aのストライプ状開口部108の幅W1よりも狭いので、半導体レーザ素子1の出射レーザ光のアスペクト比を半導体レーザ素子101Aの出射レーザ光のアスペクト比よりも小さくできる。

【0066】

また、図7(a)の本実施例の半導体レーザ素子1と図7(c)の従来の半導体レーザ素子101Bとを比べると、半導体レーザ素子1のストライプ状開口部8の下端部の幅W2と半導体レーザ素子101Bのストライプ状開口部108の幅W2とが同等なので、半導体レーザ素子1の出射レーザ光のアスペクト比と半導体レーザ素子101Bの出射レーザ光のアスペクト比がほぼ同じになる。一方

、半導体レーザ素子1のストライプ状開口部8の上端部の幅W1が半導体レーザ素子101Bのストライプ状開口部108の幅W2よりも広いので、半導体レーザ素子1の動作電圧を半導体レーザ素子101Bの動作電圧よりも低減できる。

## 【0067】

図8は本発明の第2の実施例におけるGaN系半導体レーザ素子の構造を示す模式的断面図である。ここでは、図8の構造を有する第2の実施例の半導体レーザ素子として実屈折率導波型構造を有するものについて説明する。

## 【0068】

図8の半導体レーザ素子51において、サファイア基板52上に、厚さ4.5μmのn-GaNからなるn-コンタクト層53、厚さ1.0μmのn-Al<sub>a</sub>Ga<sub>1-a</sub>Nからなるn-クラッド層54、MQW活性層55および厚さ0.1μmのp-Al<sub>b</sub>Ga<sub>1-b</sub>Nからなるp-第1クラッド層56aが順に形成されている。

## 【0069】

MQW活性層55は、厚さ80ÅのIn<sub>x</sub>Ga<sub>1-x</sub>Nからなる3つの量子井戸層と厚さ160ÅIn<sub>y</sub>Ga<sub>1-y</sub>Nからなる4つの障壁層とが交互に積層される多重量子井戸構造を有する。ここで、x>yであり、本実施例ではx=0.13、y=0.05である。

## 【0070】

p-第1クラッド層56a上には、ストライプ状開口部58を有するn-Al<sub>c</sub>Ga<sub>1-c</sub>Nからなるn-電流ブロック層57が形成されている。

## 【0071】

ストライプ状開口部58内のp-第1クラッド層56a上には、厚さ0.8μmのp-Al<sub>c</sub>Ga<sub>1-c</sub>Nからなるp-第2クラッド層56bが形成されている。p-第2クラッド層56b上およびn-電流ブロック層57上には、厚さ0.05μmのp-GaNからなるp-コンタクト層59が形成されている。ここで、0≤a<cおよび0≤b<cであり、本実施例では、a=0.07、b=0.07およびc=0.12である。

## 【0072】

p-第2クラッド層56bは、p-第1クラッド層56a上に形成された下層56b1と、この下層56b1上に形成された上層56b2とを含んでいる。下層56b1は、断面矩形状を有し、例えば0.5μm以上の高さt2を有し、3.5μmのほぼ一定の幅W5を有する。また、上層56b2は、断面台形状を有し、例えば0.3μmの高さ(t1-t2)を有し、上底の長さが3.5μmで、下底は上底よりも長い。すなわち、上層56b2は、下層56b1の幅W5(第1の幅)以上の幅W4(第2の幅)から上方へ漸次減少する幅を有している。

## 【0073】

なお、各層のn型ドーパントとしてはSiが用いられ、p型ドーパントとしてはMgが用いられる。

## 【0074】

p-コンタクト層59からn-コンタクト層53までの一部領域がエッチングにより除去され、n-コンタクト層53の表面が露出している。p-コンタクト層59上にp電極60が形成され、n-コンタクト層53の露出した表面にn電極61が形成されている。

## 【0075】

本実施例の半導体レーザ素子51において、n-電流ブロック層57のA1組成比がp-第1クラッド層56aおよびp-第2クラッド層56bのA1組成比よりも大きくなっているため、n-電流ブロック層57の屈折率がp-第1クラッド層56aおよびp-第2クラッド層56bの屈折率よりも小さくなっている。それにより、ストライプ状開口部58下の幅W5のMQW活性層55の領域の実効的な屈折率がn-電流ブロック層57下のMQW活性層55の領域での実効的な屈折率よりも大きくなり、光がストライプ状開口部58下の幅W5の領域に集中する。このようにして、動作電圧が小さくかつ発光スポット幅の狭い実屈折率導波型構造の半導体レーザ素子51が実現される。

## 【0076】

図9、図10および図11は図8のGaN系半導体レーザ素子51の製造方法の一例を示す模式的工程断面図である。

## 【0077】

まず、図9（a）に示すように、サファイア基板52上に、MOCVD法等により、n-コンタクト層53、n-クラッド層54、MQW活性層55、p-第1クラッド層56aおよびn-電流プロック層57を連続的に成長させる。そして、n-電流プロック層57上に第1のストライプ状開口部63を有する第1のマスクパターン62を形成する。次工程で垂直なエッティングを行うために、第1のマスクパターン62には比較的エッティングされにくいSiO<sub>2</sub>（酸化シリコン）などが用いられる。

#### 【0078】

次に、図9（b）に示すように、Cl<sub>2</sub>（塩素）を用いたRIE法、FIB（フォーカスイオンビーム）等のドライエッティングにより、第1のマスクパターン62の第1のストライプ状開口部63内のn-電流プロック層57を除去する。これによりn-電流プロック層57に、壁面がほぼ垂直なストライプ状開口部64を形成する。その後、第1のマスクパターン62を除去する。次に、図9（c）に示すように、n-電流プロック層57をストライプ状開口部64内のp-第1クラッド層56a上およびn-電流プロック層57上にp-第2クラッド層56bを成長させる。

#### 【0079】

次いで、図9（d）に示すように、n-電流プロック層57のストライプ状開口部64の上部におけるp-第2クラッド層56b上の領域に、Ni（ニッケル）などでストライプ状の第2のマスクパターン66を形成する。

#### 【0080】

次に図10（a）に示すように、ストライプ状の第2のマスクパターン66の領域を除いてp-第2クラッド層56bを除去し、n-電流プロック層57を露出させる。このとき、例えばCCl<sub>4</sub>（四酸化炭素）を用いたRIEを行うと、Niからなる第2のマスクパターン66の周辺部が徐々にエッティングされて幅が狭くなるので、p-第2クラッド層56bの端面は斜めにエッティングされる。

#### 【0081】

さらに、図10（f）に示すように、先のドライエッティングを用いたストライプ状の第2のマスクパターン66を利用してn-電流プロック層57上およびp

—第2クラッド層56bの側面にn—電流ブロック層57を選択的に成長させる。そして、n—電流ブロック層57の厚みをp—第2クラッド層56bの厚みと同じにする。なお、n—電流ブロック層57の中に描かれた点線は、下部のn—第1の電流ブロック層と上部のn—第2電流ブロック層の境界を示す。

## 【0082】

次に、図10(g)に示すように、ストライプ状の第2のマスクパターン66を除去した後に、n—電流ブロック層57上およびp—第2クラッド層56b上にp—コンタクト層59を成長させる。

## 【0083】

そして、図10(h)に示すように、p—コンタクト層59上の所定領域に第3のマスクパターン70を形成する。

## 【0084】

次に、図11(i)に示すように、ドライエッチングにより第3のマスクパターン70の領域を除いてp—コンタクト層59からn—コンタクト層53までを除去し、n—コンタクト層53の表面を露出させる。その後、第3のマスクパターン70を除去する。

## 【0085】

最後に、図11(j)に示すように、p—コンタクト層59上にp電極60を形成し、n—コンタクト層53の露出した表面にn電極61を形成する。

## 【0086】

本実施例のGaN系半導体レーザ素子51においては、p—第2クラッド層56b(第2の半導体層)が、厚さ方向にはほぼ一定の幅W5(第1の幅)を有する下層56b1と、幅W5以上の幅W4(第2の幅)から上方へ漸次減少する幅を有する上層56b2とからなる。

## 【0087】

そのため、p—第2クラッド層56bの下層56b1の幅W5は、幅W4から下層56b1の下方へその幅を漸次増加させて下層56b1の下端に達したときに得られる幅W6よりも狭くなる。それにより、従来の半導体レーザ素子201に比べて活性層55に平行な方向の発光スポット幅が狭くなるため、出射レーザ

光のアスペクト比を小さくできる。

#### 【0088】

その一方、上層56b2の幅W3は下層56b1の幅W5とは関わりなく広げられるため、上層56b2の幅W3、W4を広くでき、上層56b2の抵抗を小さくして半導体レーザ素子51の動作電圧を下げることができる。

#### 【0089】

なお、上記第1および第2の実施例では、絶縁性のサファイア基板2、52を用いているが、サファイア基板2、52の代わりにGaN基板、SiC基板等の導電性基板を用いてもよい。その場合には、p-コンタクト層9、59の成長後のマスクパターンの形成工程およびドライエッチング工程は行わず、p-コンタクト層9、59上にp電極10、60を形成し、導電性基板のGaN基板等にn電極11、61を形成する。

#### 【0090】

また、n-電流ブロック層7、57を活性層5、55よりも小さなバンドギャップを有する材料により形成してもよい。この場合、n-電流ブロック層7、57下の活性層5、55の領域で発生した光がn-電流ブロック層7、57により吸収されるため、光がp-第1クラッド層6a、56aのストライプ状開口部8、58下の幅W2、W5の活性層5、55に集中する。それにより、損失導波型構造の半導体レーザ素子が実現される。

#### 【0091】

この場合にも、実屈折率導波型構造の半導体レーザ素子の場合と同様に絶縁性のサファイア基板2、52の代わりにGaN基板、SiC基板等の導電性基板を用いn電極11、61を導電性基板のGaN基板等に形成してもよい。

#### 【0092】

また、上記第1および第2の実施例では、第1クラッド層6a、56aと第2クラッド層6b、56bが同じ組成の場合について説明したが、これらの組成は異なっていてもよい。

#### 【図面の簡単な説明】

#### 【図1】

本発明の第1の実施例におけるGaN系半導体レーザ素子の構造を示す模式的断面図である。

【図2】

図1の半導体レーザ素子の構造を示す模式的斜視図である。

【図3】

図1のGaN系半導体レーザ素子の製造方法の第1の例を示す模式的工程断面図である。

【図4】

図1のGaN系半導体レーザ素子の製造方法の第1の例を示す模式的工程断面図である。

【図5】

図1のGaN系半導体レーザ素子の製造方法の第2の例を示す模式的工程断面図である。

【図6】

図1のGaN系半導体レーザ素子の製造方法の第2の例を示す模式的工程断面図である。

【図7】

第1の実施例におけるGaN系半導体レーザ素子の効果を説明するための図である。

【図8】

本発明の第2の実施例におけるGaN系半導体レーザ素子の構造を示す模式的断面図である。

【図9】

図8のGaN系半導体レーザ素子の製造方法の一例を示す模式的工程断面図である。

【図10】

図8のGaN系半導体レーザ素子の製造方法の一例を示す模式的工程断面図である。

【図11】

図8のGaN系半導体レーザ素子の製造方法の一例を示す模式的工程断面図である。

【図12】

従来のGaN系半導体レーザ素子の構造の第1の例を示す模式的工程断面図である。

【図13】

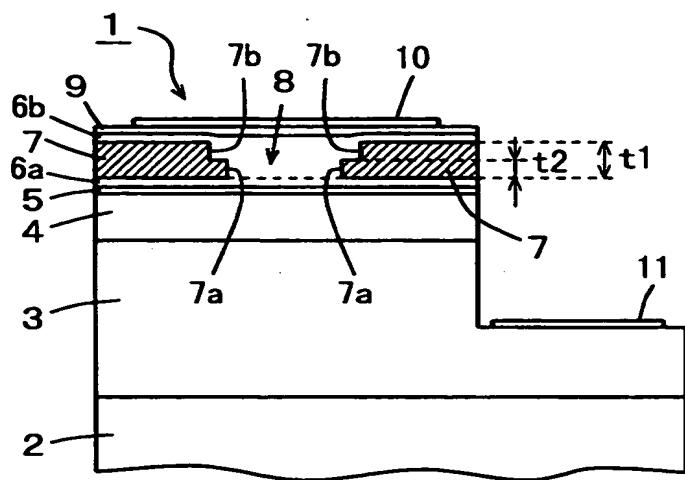
従来のGaN系半導体レーザ素子の構造の第2の例を示す模式的工程断面図である。

【符号の説明】

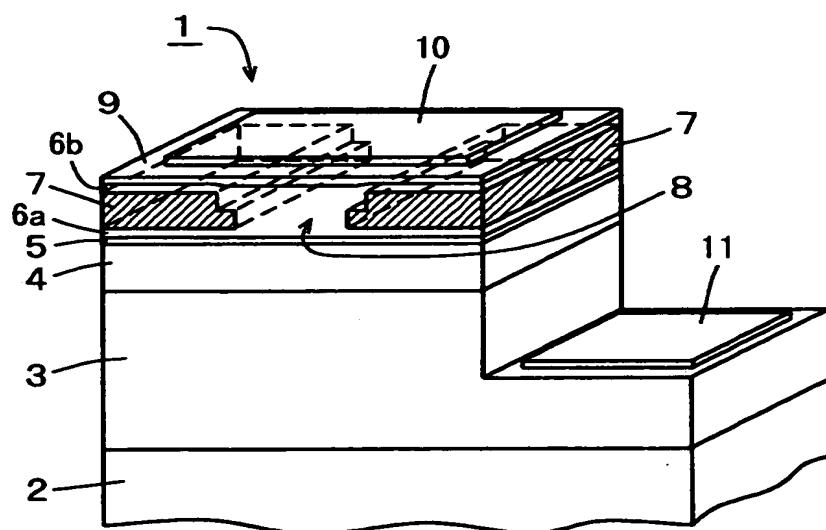
- 1, 51 半導体レーザ素子
- 2, 52 サファイア基板
- 3, 53 n-コンタクト層
- 4, 54 n-クラッド層
- 5, 55 MQW活性層
- 6a, 56a p-第1クラッド層
- 6b, 56b p-第2クラッド層
- 7, 57 n-電流ブロック層
- 8, 58 ストライプ状開口部
- 9, 59 p-コンタクト層
- 10, 60 p電極
- 11, 61 n電極

【書類名】 図面

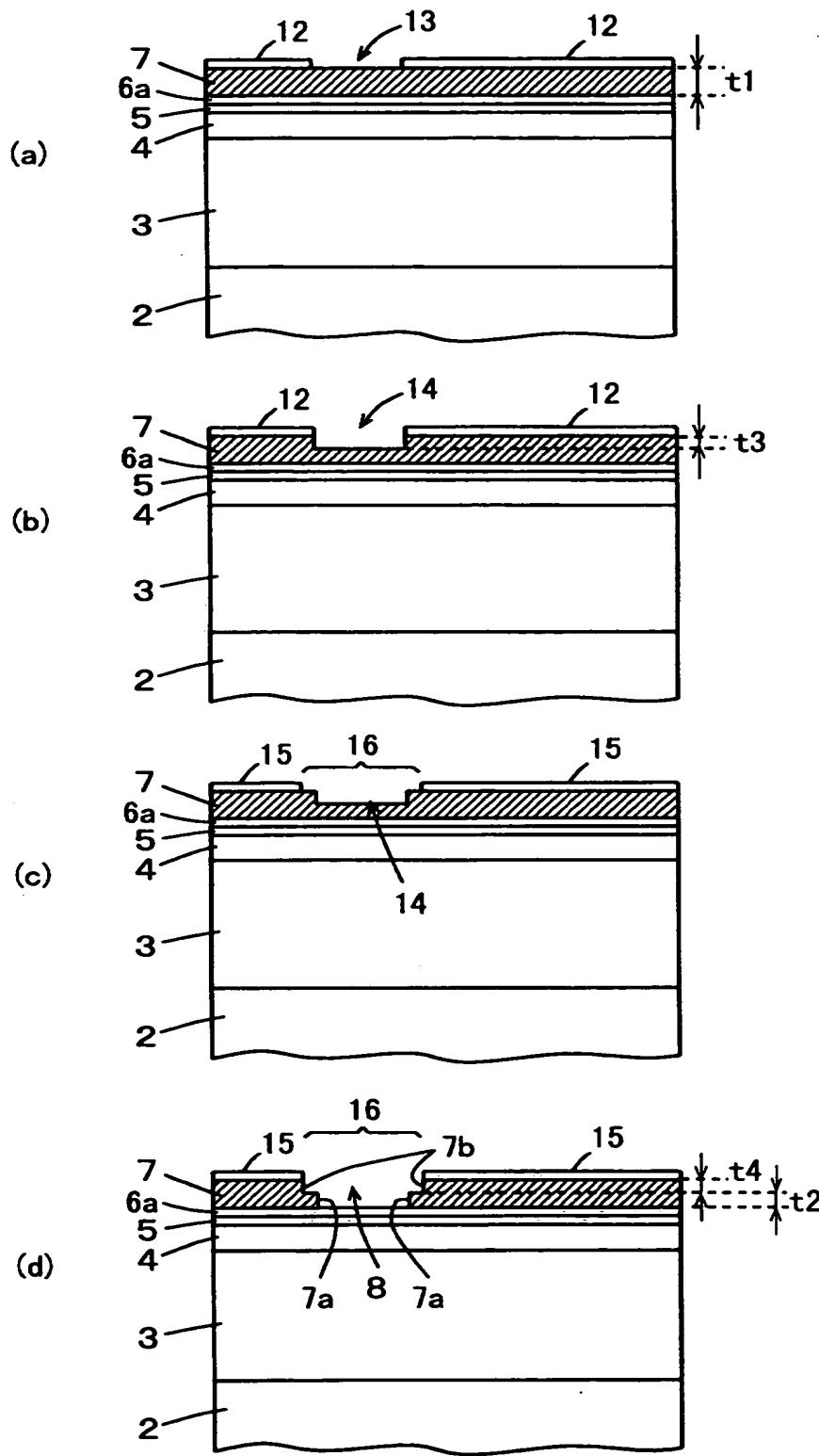
【図1】



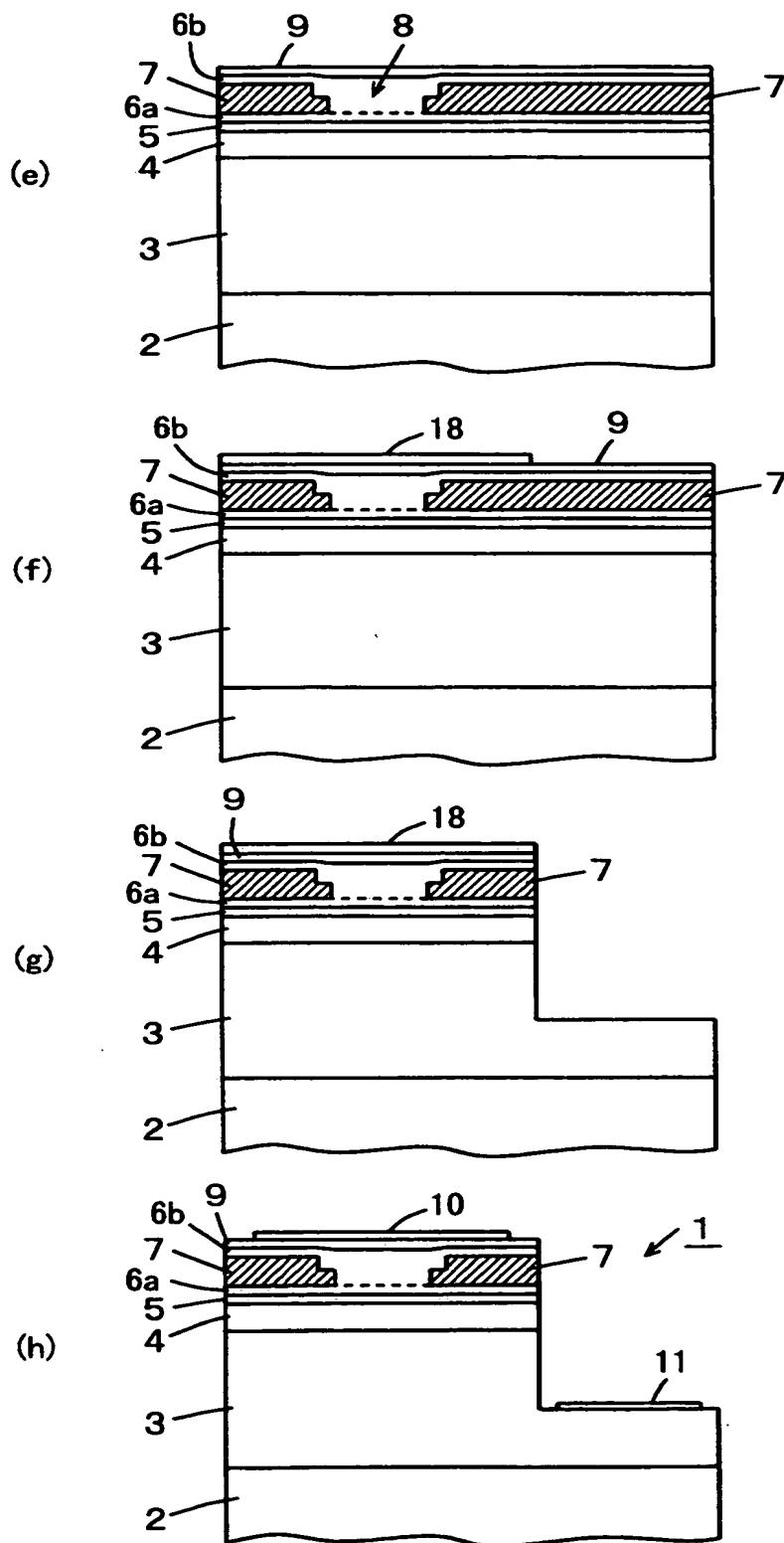
【図2】



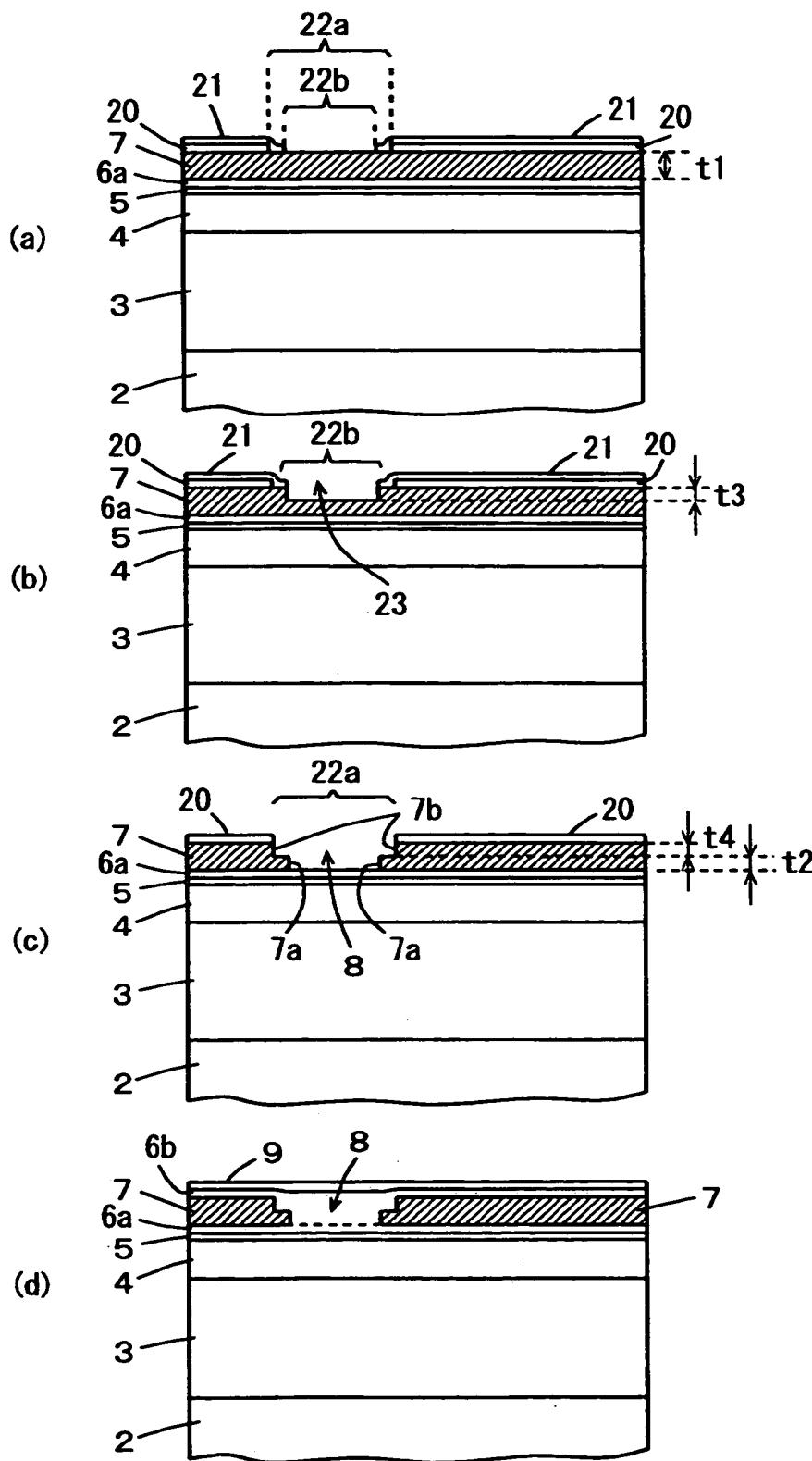
【図3】



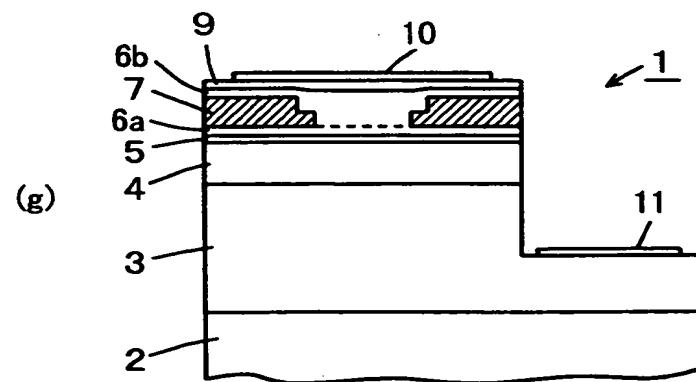
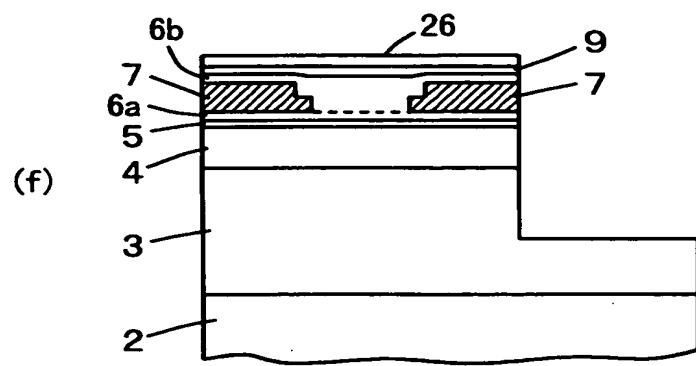
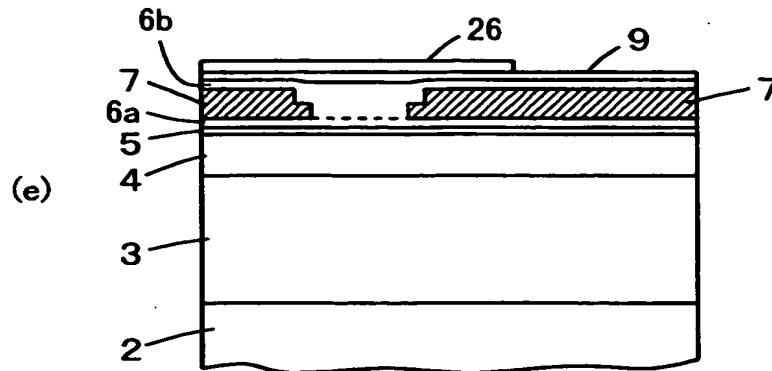
【図4】



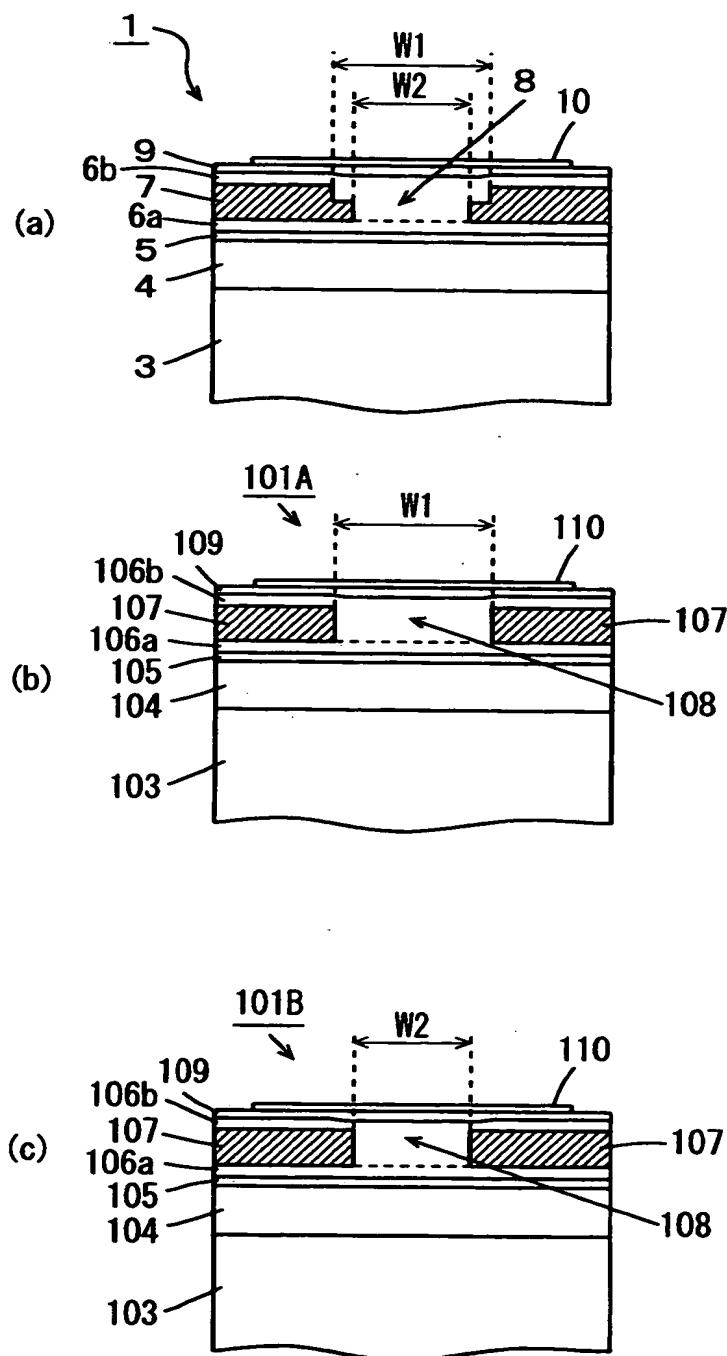
【図5】



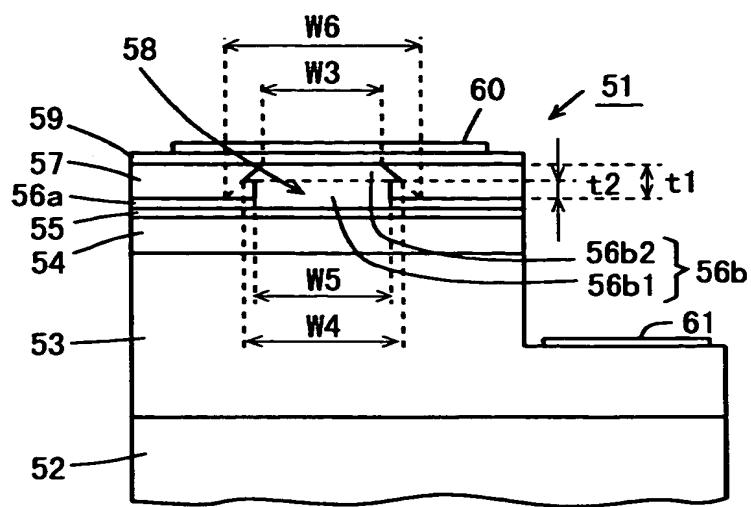
【図6】



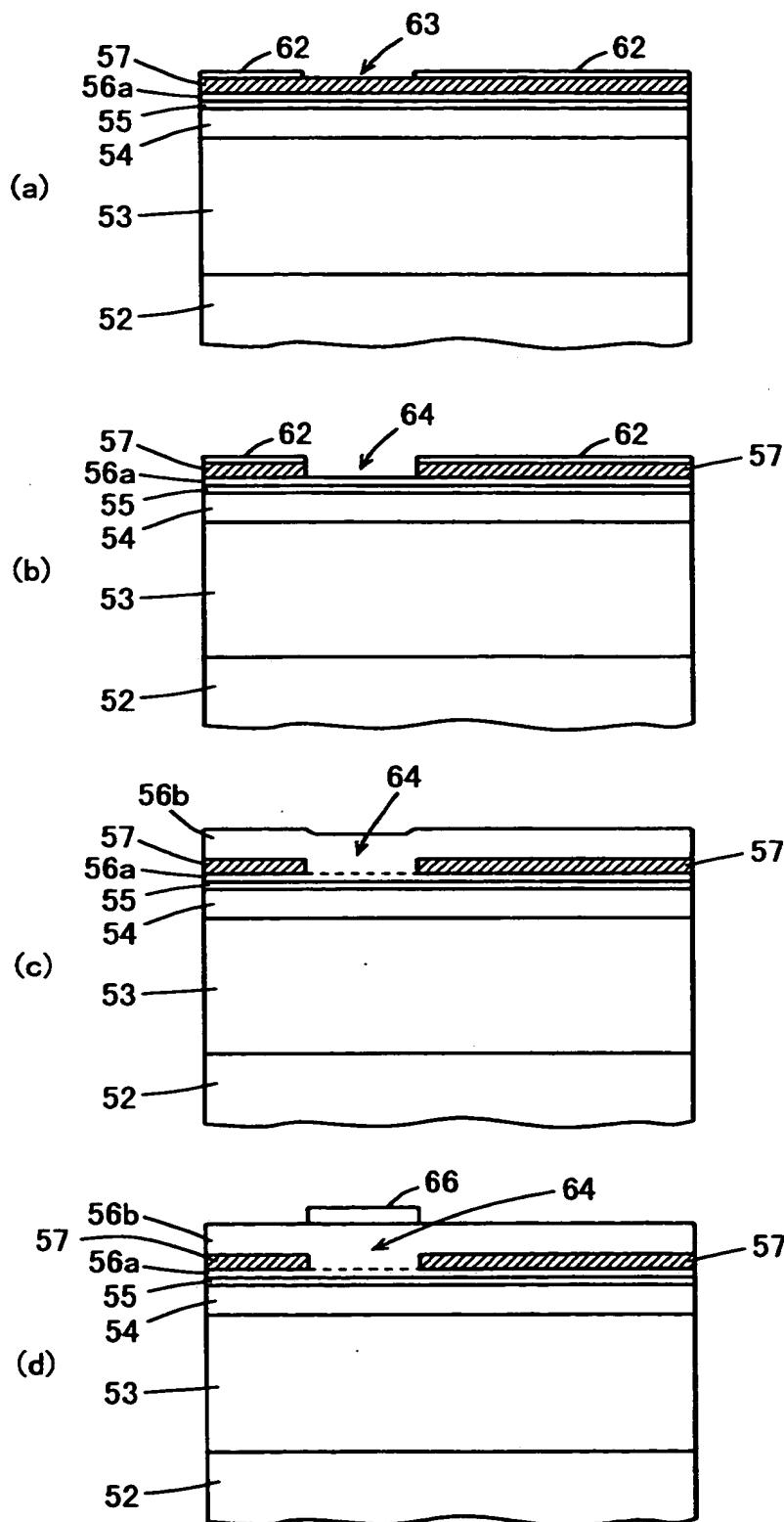
【図7】



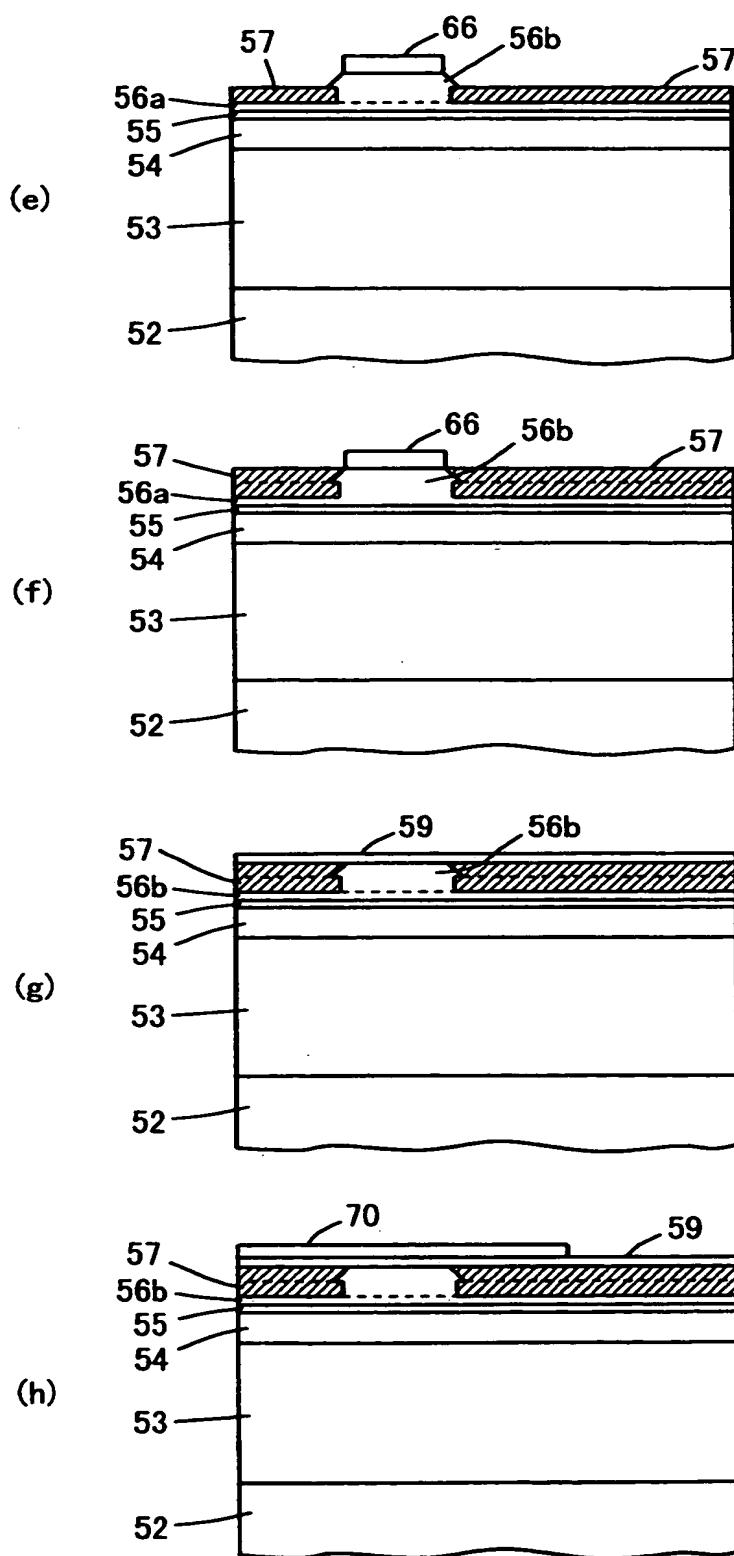
【図8】



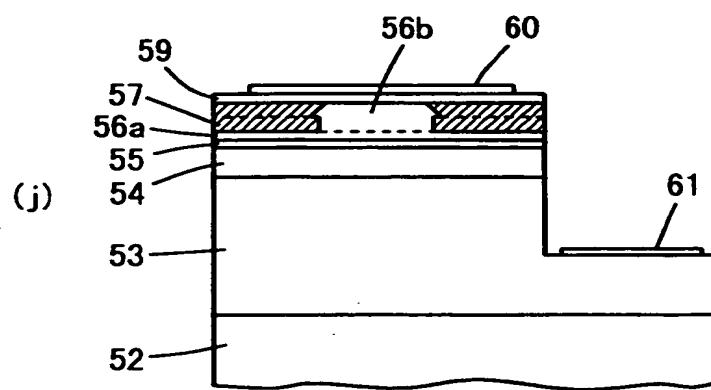
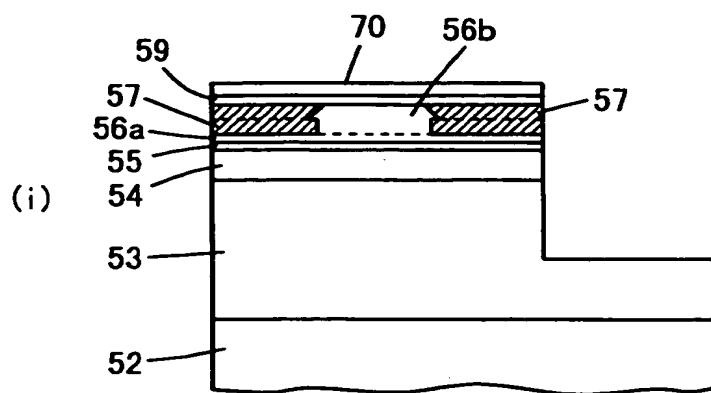
【図9】



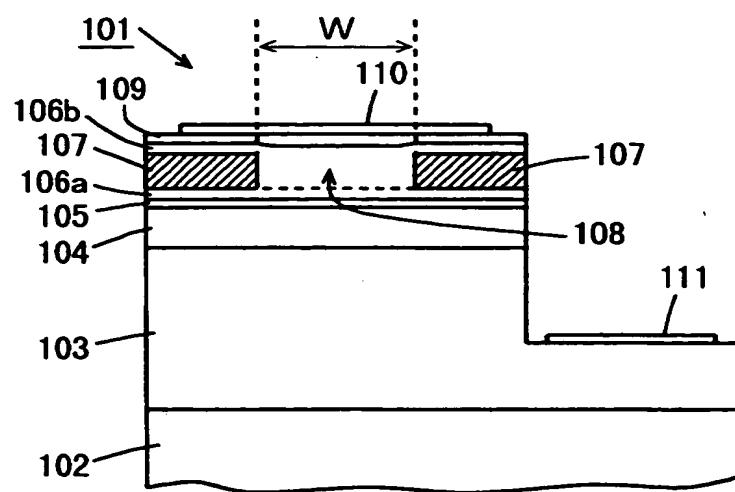
【図10】



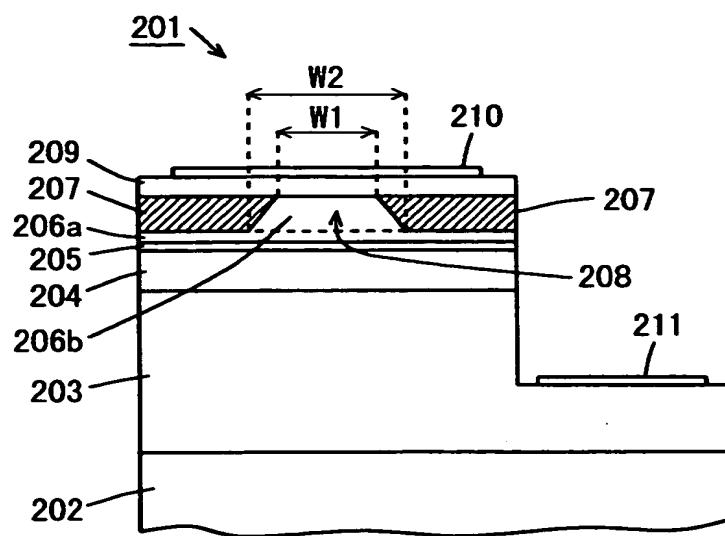
【図11】



【図12】



【図13】



【書類名】 要約書

【要約】

【課題】 出射レーザ光のアスペクト比を小さくすると同時に動作電圧を低減できる電流ブロック層を備えた半導体レーザ素子およびその製造方法を提供することである。

【解決手段】 サファイア基板2上にn-コンタクト層3、n-クラッド層4、MQW活性層5およびp-第1クラッド層6aが順に形成される。p-第1クラッド層6a上にはストライプ状開口部8の有するn-電流ブロック層7が形成される。ストライプ状開口部8の幅は、電流ブロック層7の下層7aから上層7bへかけてW2からW1へと段階的に広くなる。n-電流ブロック層7上およびストライプ状開口部8内のp-第1クラッド層6a上にはp-第2クラッド層6bが形成される。

【選択図】 図1

出願人履歴情報

識別番号 [000001889]

1. 変更年月日 1993年10月20日

[変更理由] 住所変更

住 所 大阪府守口市京阪本通2丁目5番5号  
氏 名 三洋電機株式会社